



**dSPACE**

Tomáš Fridrich  
Application Engineer

Humusoft, s.r.o.  
Pobřežní 20  
186 00 Praha

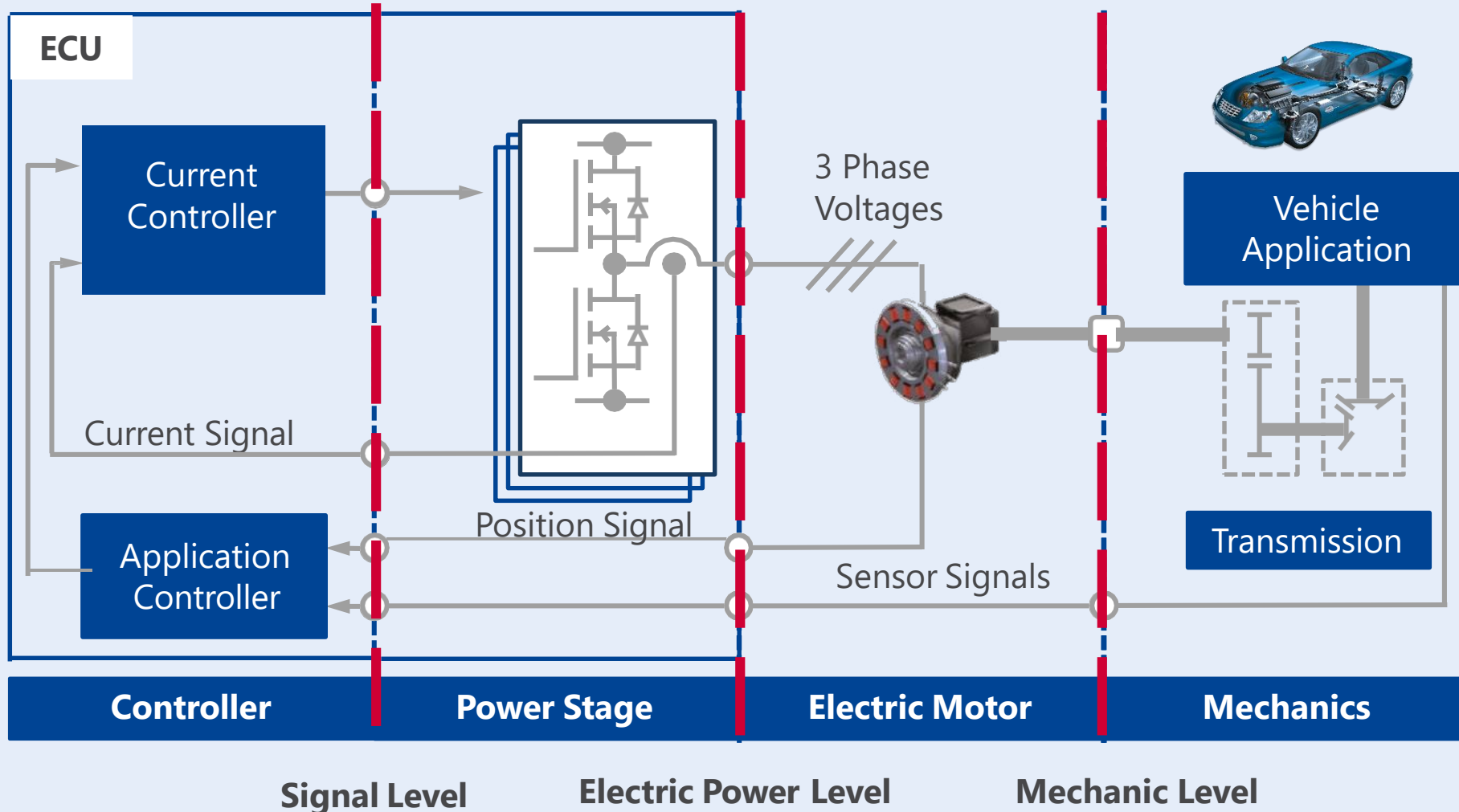
Tel.: 284 011 730

Mail: [fridrich@humusof.cz](mailto:fridrich@humusof.cz)

Web: [www.humusoft.cz](http://www.humusoft.cz)

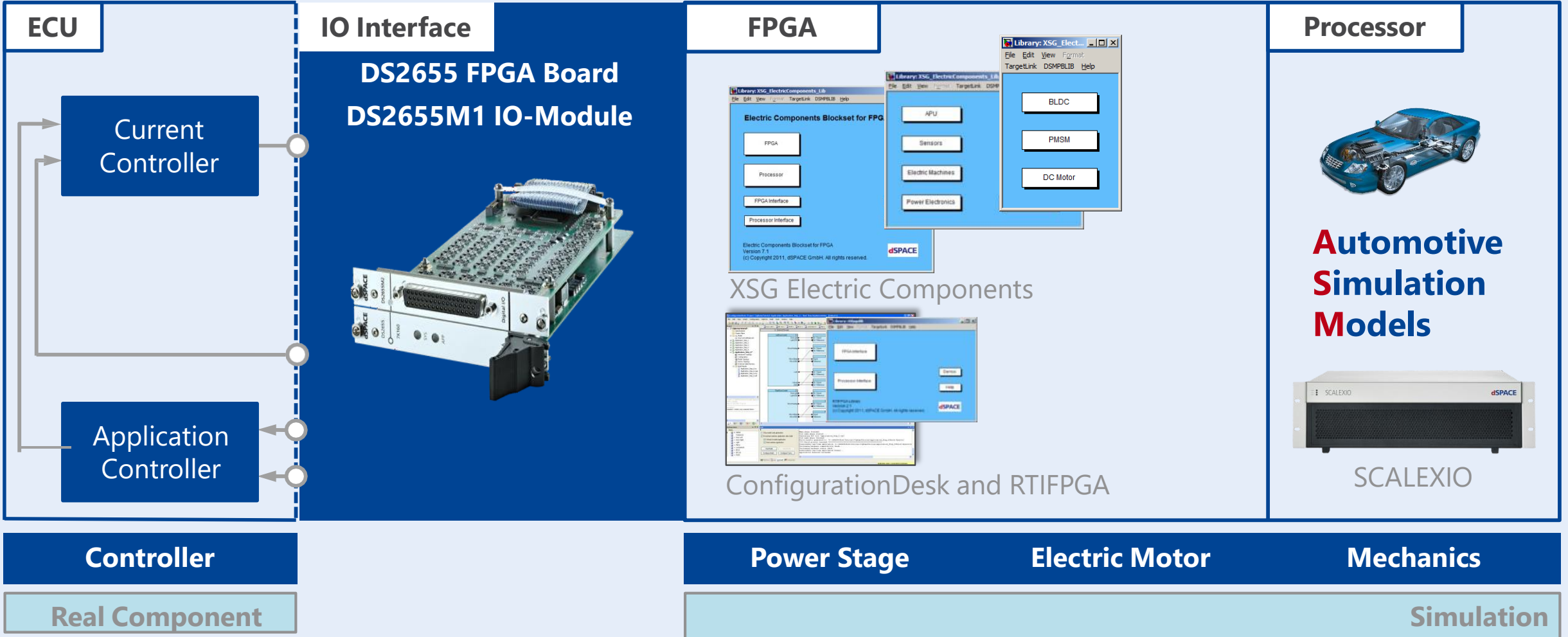
**Platforma dSPACE pro E-mobilitu a testování  
systémů v reálném čase**

# Možnosti simulace

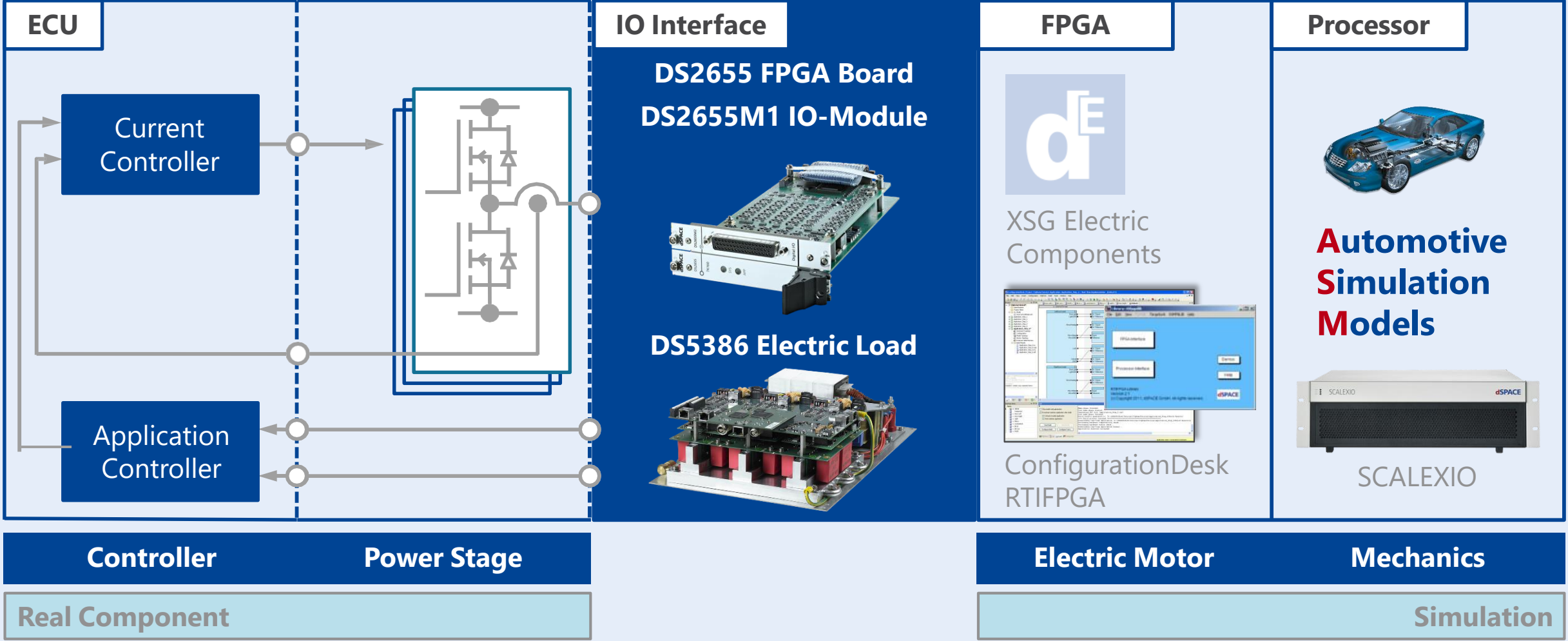




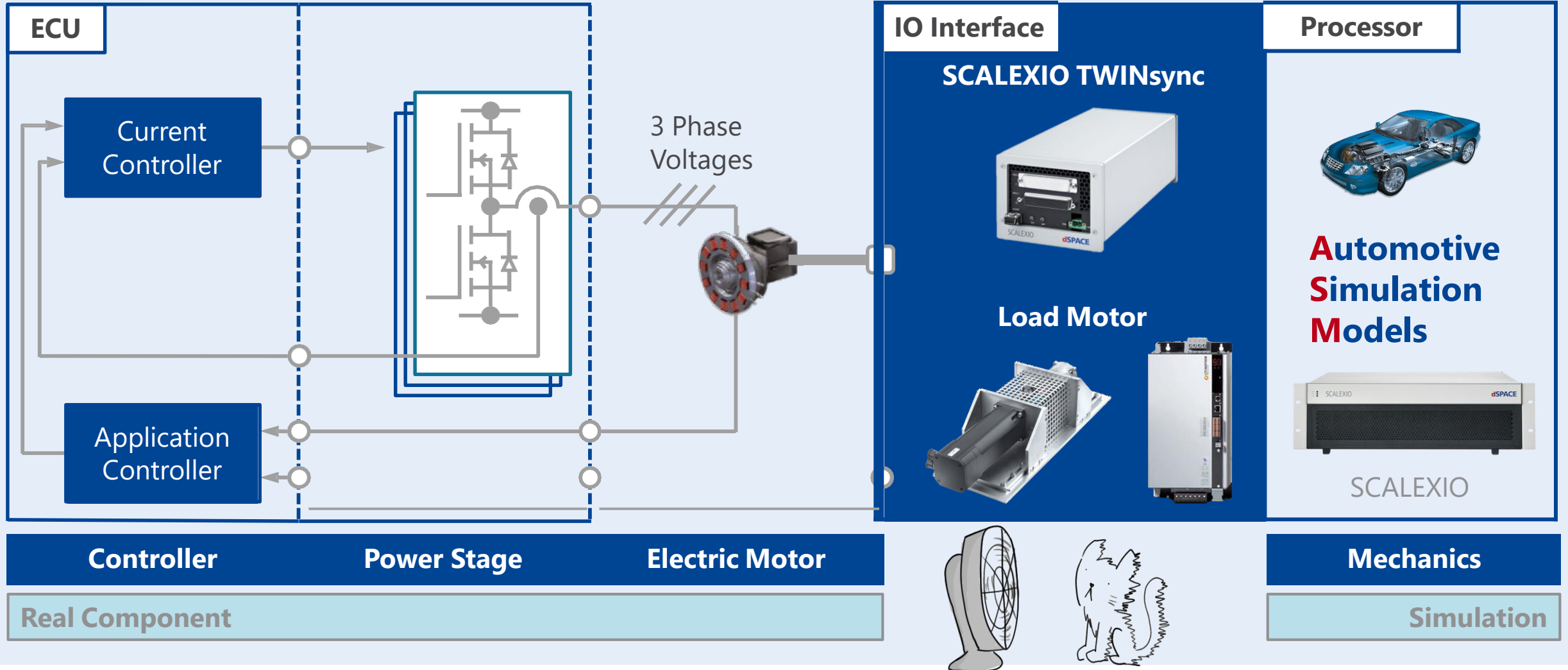
# Simulace na signálové úrovni



# Simulace na výkonové úrovni



# Simulace na mechanické úrovni



# Simulace na mechanické úrovni

ECU

Current Controller

Application Controller

Controller

Real Component



Processor



Automotive Simulation Models

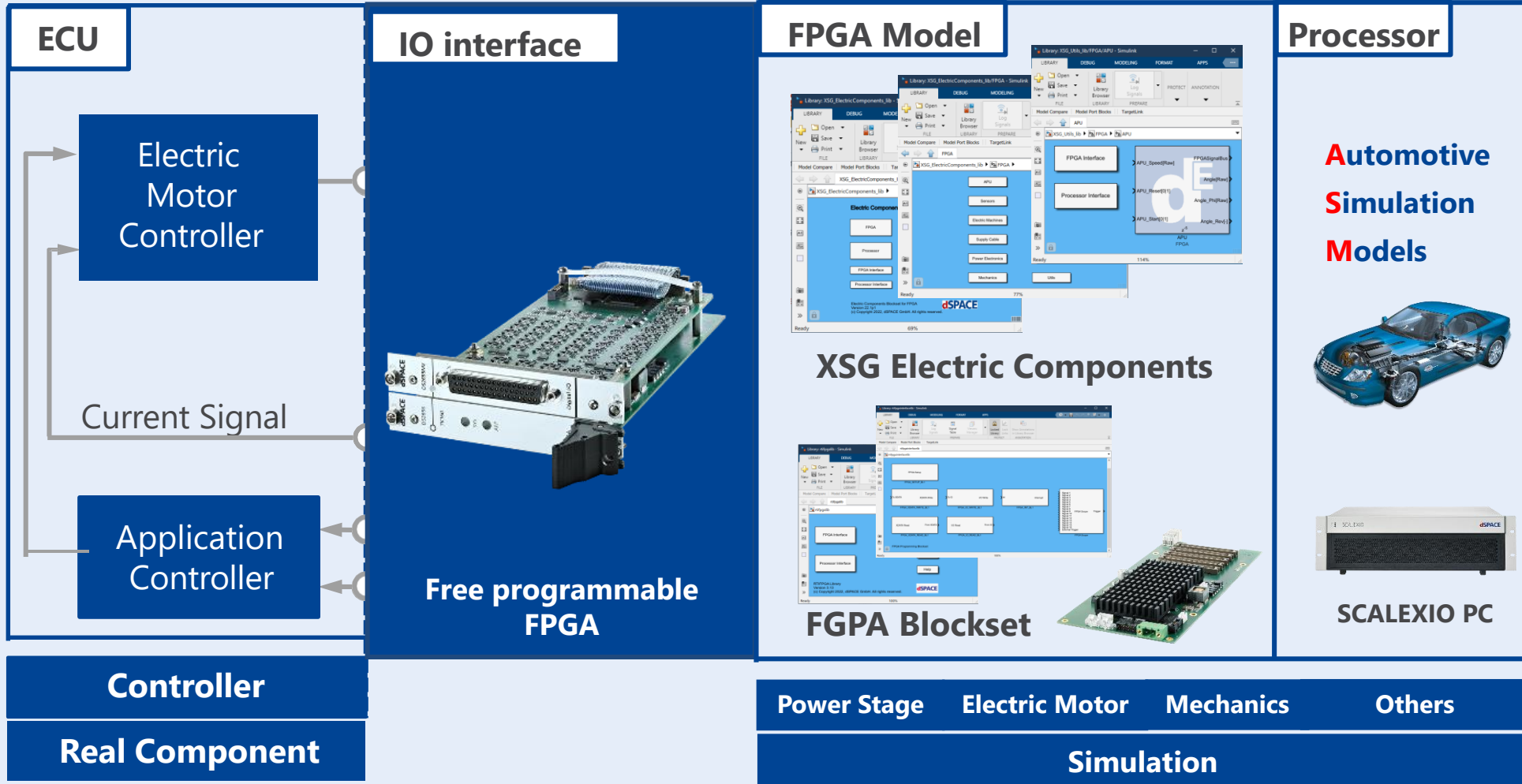


SCALEXIO

Mechanics

Simulation

# Simulace na signálové úrovni



## Technické pozadí

### Simulování výkonové elektroniky je náročný úkol

- Vysoké spínací frekvence výkonových prvků
- Vysoká dynamika v porovnání s typickými mechy
- Mění se se struktura obvodu díky polovodičím
- Rozmanitost el. Topologii ( malá změna v  $\Rightarrow$  odlišným diferenciálním rovnicím)

### Požadavky na simulaci si odporují





## Technické pozadí

### Simulování výkonové elektroniky je náročný úkol

- Vysoké spínací frekvence výkonových prvků
- Vysoká dynamika v porovnání s typickými mechanickými systémy
- Mění se se struktura obvodu díky polovodičovým součástkám
- Rozmanitost el. Topologii ( malá změna v topologii zapojení může vést k diametrálně odlišným diferenciálním rovnicím)

### Požadavky na simulaci si odporují

- Přesnější simulace -> vyšší nároky na výpočetní výkon
- Snížení výpočetní náročnosti -> obvykle vyšší nároky na paměť
- Redukce výpočetní a paměťové náročnosti -> zjednodušení modelu na úkor přesnosti

## Nabízená řešení

### Hotové modely

- Procesor (ASM Electric Components)
- FPGA (XSG Electric Components)

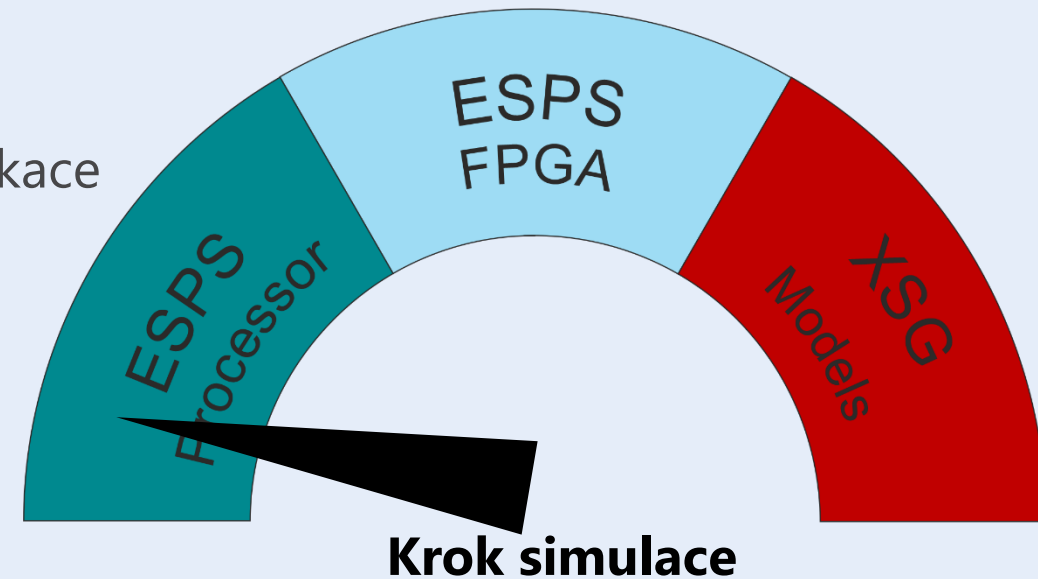
### Generické modely

- Procesor / FPGA Simscape Eletrical Sepecialized Power Systems (ESPS)

### Zákaznické modely

- FPGA model vytvořené dle zadané specifikace

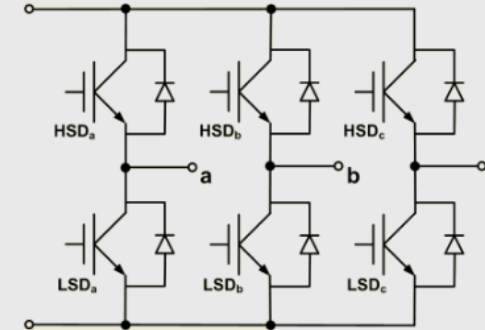
  
**Které řešení je to právě pro mě?  
To záleží...**



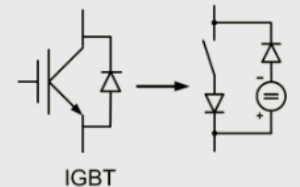
## Plně parametrizovatelné modely na procesor

- Simulace elektrických komponent a výkonové elektroniky
- BLDC (Brushless DC machine)
- PMSM (Permanents magnet synchronous machine)
- SCIM (Squirrel cage asynchronous machine)
- Krok simulace  $\sim 40\mu\text{s}$

Three Phase DCM Inverter



Simplified switch model



IGBT

Diode forward voltage  
1 [V]  
PE minimum current  
5e-05 [A]  
On-state resistance  
0.001 [Ohm]  
Off-state resistance  
0.001 [Ohm]

Load

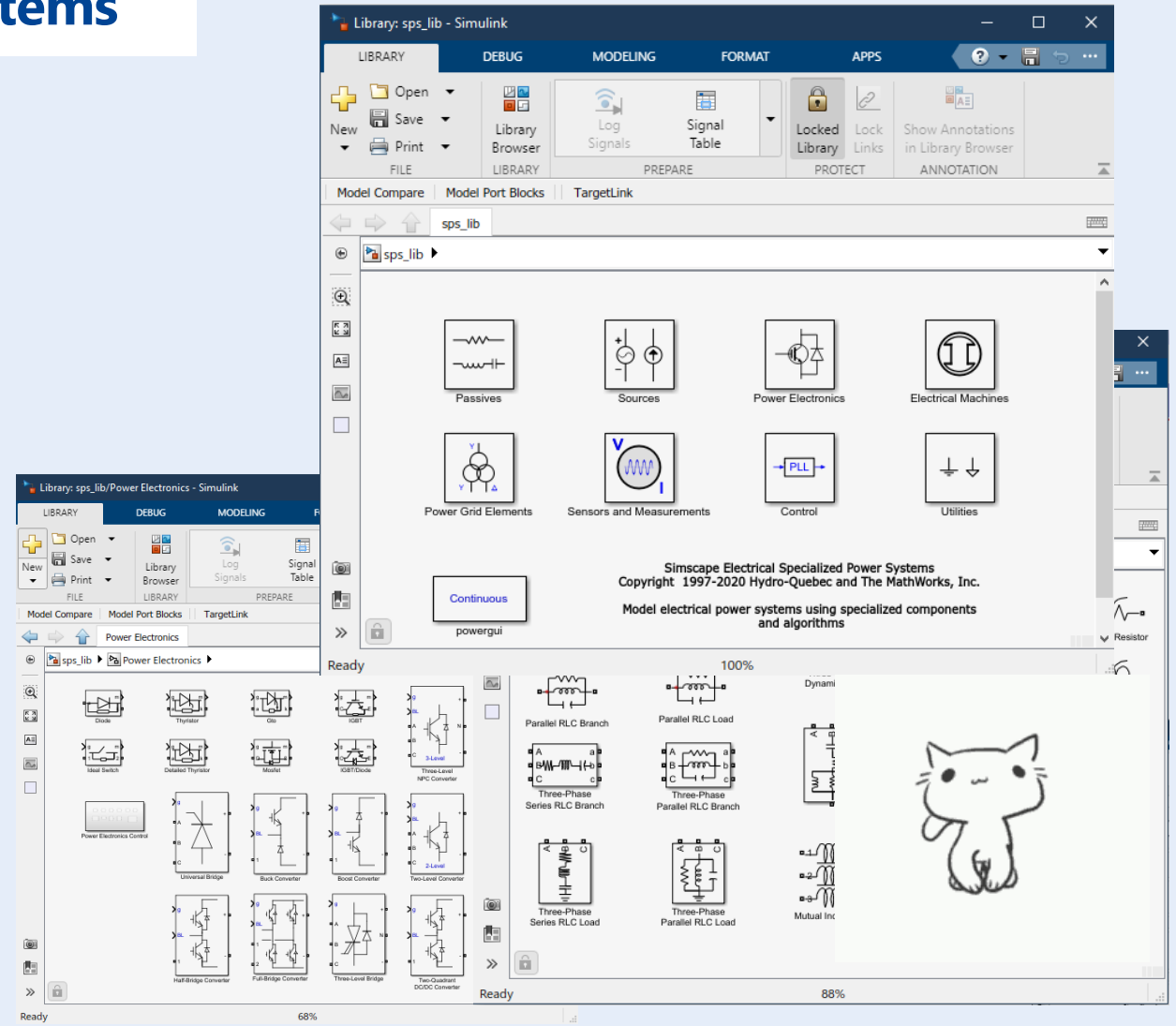
Internal  External  
Load inductance  
0.00015 [H]  
Load resistance  
0.01 [Ohm]

# Simscape Electrical Specialized Power Systems

- Topologicky orientované modelování
- Možnost generovat real-time kód

## Obecná omezení

- Limitované sledování parametrů během simulace
- Bez nelinearit





## Simscape Electrical Specialized Power Systems

### Nejedná se o hotové řešení pro Real-time simulace

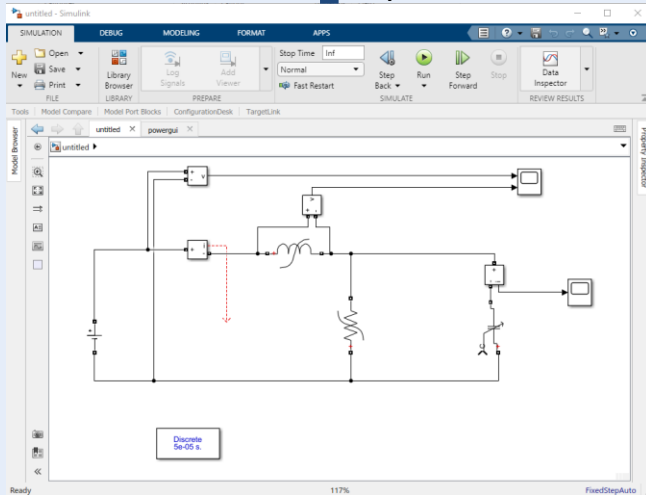
- Dobrých výsledků je dosažení za použití variabilního kroku (nebo fixního s velmi malým krokem)
- Spínací prvky Simscape Electrical Specialized Power System očekávají na vstupu Boolean
- Změny v topologii je potřeba řešit v průběhu simulace

**dSPACE Electrical Power Systems Simulation (EPSS) package, umožňuje real-time simulace Simscape Electrical Specialized Power Systems**

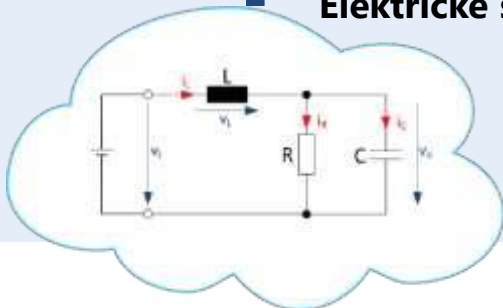


# Electrical Power Systems Simulation (EPSS) package

Simscape Electrical  
Specialized Power  
Systems model

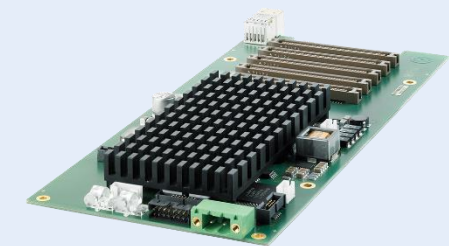
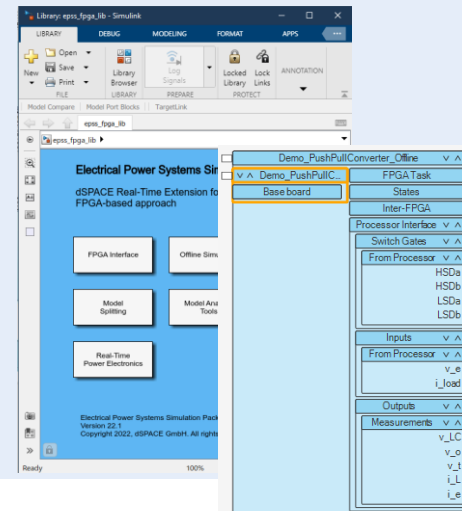
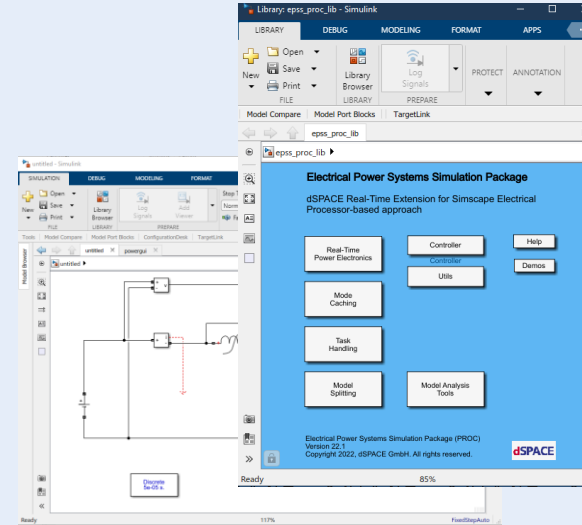


Elektrické schéma



Processor  
~25µs

FPGA  
~400ns ... ~2.5µs



## Metody výpočtu

### Mode Caching

- Uložení všech možných konfigurací. Přepínám mezi konfiguracemi

### Task Handling

- Rozdělení na dílčí bloky, které jsou volány samostatně

### Model Splitting

- Rozdělení modelu na více částí, kdy každá část může běžet na jiném jádru

## FPGA

# Metody výpočtu

## Mode Caching

- Uložení všech možných konfigurací. Přepínám mezi konfiguracemi

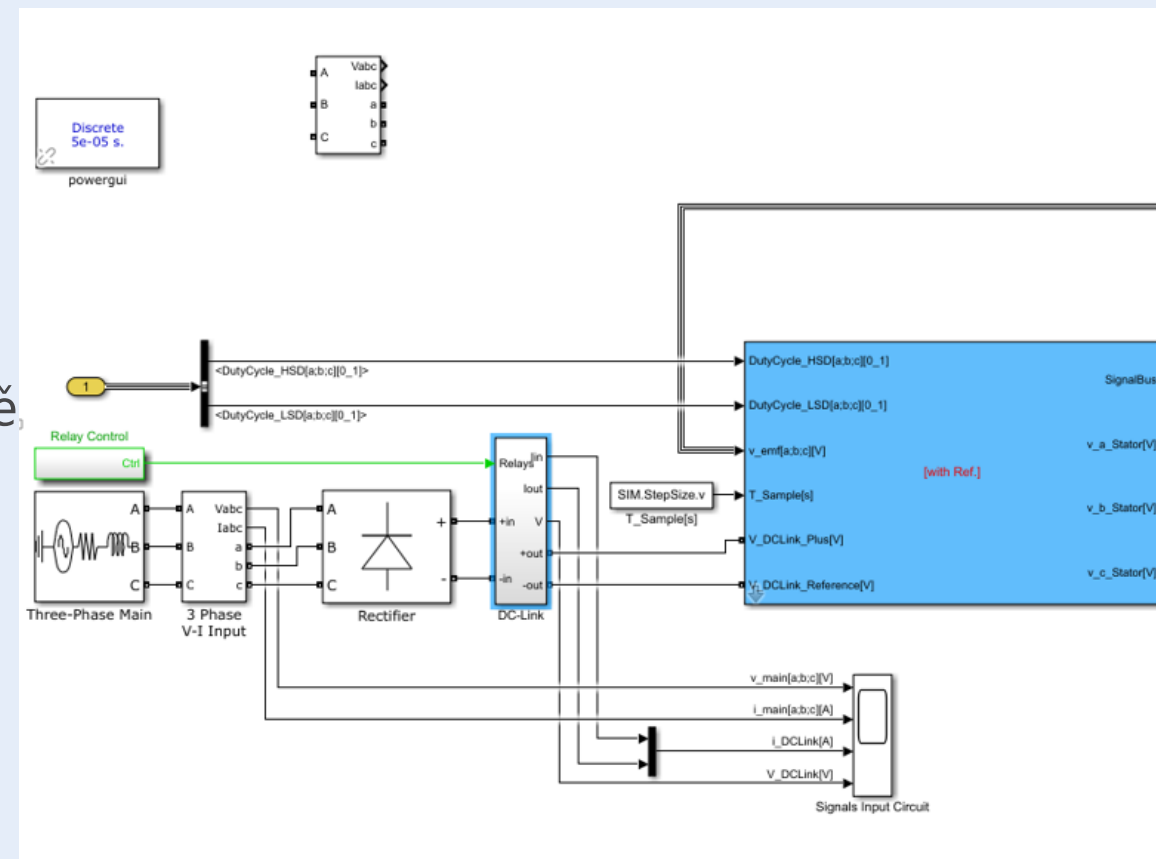
## Task Handling

- Rozdělení na dílčí bloky, které jsou volány samostatně

## Model Splitting

- Rozdělení modelu na více částí, kdy každá část může běžet na jiném jádru

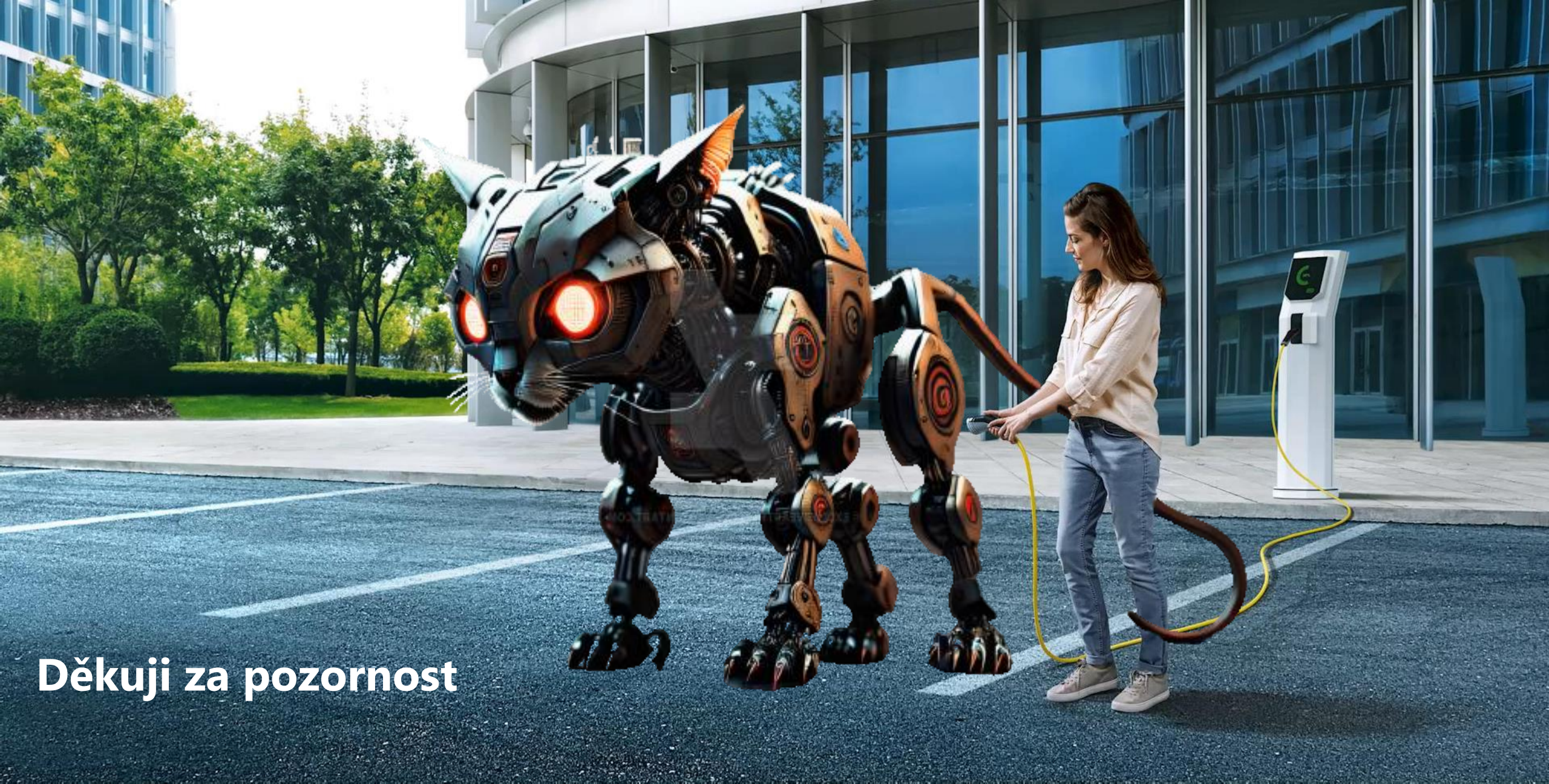
## FPGA











Děkuji za pozornost